PATENT ABSTRACTS OF JAPAN

(11) Publication number: 10104647 A

(43) Date of publication of application: 24 . 04 . 98

(51) Int. CI

G02F 1/1343 G02F 1/136

(21) Application number: 08257987

(22) Date of filing: 30 . 09 . 96

(71) Applicant:

ADVANCED DISPLAY:KK

(72) Inventor:

COPYRIGHT: (C)1998,JPO

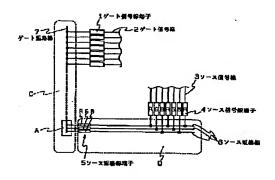
WATAMURA SHIGEKI

(54) LIQUID CRYSTAL DISPLAY DEVICE

(57) Abstract:

PROBLEM TO BE SOLVED: To reduce the possibility that a contact defect of a probe is caused at the time of display inspection by short-circuiting source signal lines by using other source short-circuit lines by the colors of the source signal lines.

SOLUTION: All the source signal lines 3 are short-circuited to one another by using the source short-circuit lines 6, and all gate signal lines 2 are short- circuited to one another by using a gate short-circuit line 7. Here, the source signal lines 3 are short-circuited by using the source short-circuit lines 6 by the colors of the source signal lines 3. Namely, the source signal lines 3 are connected to the three source short-circuit lines 6 by the colors. All the gate signal lines 2, on the other hand, are connected to the gate short-circuit line 7 through a gate signal line terminal 1. Thus, all the source signal lines 3 are connected to the three source short-circuit lines 6 by the colors, so the probability that a contact defect of the probe is caused at the time of display inspection can be reduced.



| • | • : | , |
|---|-----|----------|
| | | |
| | | <u>.</u> |
| | | • |
| | | |
| | | |
| | | |
| | | |
| | | |
| | | |
| | | |
| | | |
| | | |
| | | |
| | | |
| | | |
| | | |
| | | |
| | | |
| | | |
| | | |
| | | |
| | | |
| | | |
| | | |
| | | |
| | | |
| | | |
| | | |
| | | |
| | | |
| | | |
| | | |
| | | |
| | | |

5)

(19)日本国特許庁(JP)

(12) 公開特許公報(A)

(11)特許出顧公開番号

特開平10-104647

(43)公開日 平成10年(1998) 4月24日

 (51) Int.Cl.*
 識別記号
 F I

 G 0 2 F 1/1343
 G 0 2 F 1/1343

 1/136
 5 0 0
 1/136
 5 0 0

審査請求 未請求 請求項の数6 OL (全 8 頁)

(21)出顯番号 特顯平8-257987

(22)出顧日 平成8年(1996)9月30日

(71) 出頭人 595059056

株式会社アドバンスト・ディスプレイ 館本県菊池郡西合志町御代志997番地

(72)発明者 綿村 茂樹

熊本県菊池郡西合志町御代志997番地 株 式会社アドバンスト・ディスプレイ内

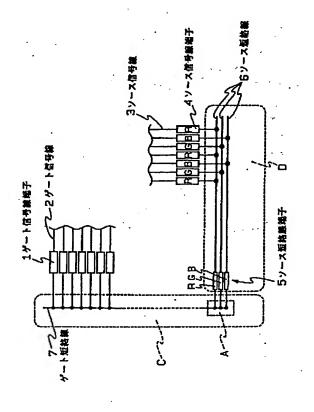
(74)代理人 弁理士 朝日奈 宗太 (外1名)

(54) 【発明の名称】 液晶表示装置

(57)【要約】

確率を減少することができる液晶表示装置を提供する。 【解決手段】 マトリクス型液晶表示装置であって、<u>複数のソース信号線3はソース短絡線6を用いて互いに短絡されており、かつ、複数のゲート信号線2はゲート短絡線7を用いて互いに短絡されており、前記複数のソース信号線は、該複数のソース信号線の色毎に別のソース</u>短絡線を用いて短絡されてなることを特徴とする。

【課題】 表示検査の際、プローブの接触不良が生じる



【特許請求の範囲】

【請求項1】 マトリクス型液晶表示装置であって、複数のソース信号線はソース短絡線を用いて互いに短絡されており、かつ、複数のゲート信号線はゲート短絡線を用いて互いに短絡されており、前記複数のソース信号線は、該複数のソース信号線の色毎に別のソース短絡線を用いて短絡されてなることを特徴とする液晶表示装置。

【請求項2】 請求項1記載の液晶表示装置において、 前記ソース短絡線の端部に端子が設けられてなることを 特徴とする。

【請求項3】 請求項2記載の液晶表示装置において、 前記ソース短絡線の端部に設けられた端子に、ゲート短 絡線が接続されてなることを特徴とする。

【請求項4】 前記ソース短絡線の端部に設けられた端子と、ゲート短絡線とが接続されている部分を削り落とすことによって、3本のプローブを用いて、前記複数のソース信号線にソース駆動信号を印加しうる請求項3記載の液晶表示装置。

【請求項5】 前記3本のプローブが、赤色用のプロープ、緑色用のプローブおよび青色用のプローブであり、前記3本のプローブを用いて、前記複数のソース信号線に、該複数のソース信号線の色毎に別のソース駆動信号を印加しうる請求項4記載の液晶表示装置。

【請求項6】 前記ソース短絡線の端部に設けられた端子と、ゲート短絡線とが接続されている部分を削り落としたばあいにおいても、前記ソース信号線の色毎に該複数のソース信号線が互いに短絡されていることにより、前記複数のソース信号線が色毎にそれぞれ同電位になり、前記複数のスイッチング素子の静電破壊が防止されうる請求項3記載の液晶表示装置。

【発明の詳細な説明】

[0001]

【発明の属する技術分野】本発明は、マトリクス型液晶 表示装置に関する。さらに詳しくは、製造過程におい て、表示検査を実施することが可能な液晶表示装置に関 する。

[0002]

【従来の技術】従来のマトリクス型液晶表示装置は、表示材料と、該表示材料を介して互いに平行に対向する2枚の透明絶縁性基板とからなる。前記2枚の透明絶縁性基板の方ち少なくとも一方の透明絶縁性基板の表明をは、複数のゲート信号線と、該複数のゲート信号線と、該複数のゲート信号線に終数のゲート信号線および前記複数のソース信号線の交流にそれぞれ設けられる複数のスイッチング素子と、該の大力で表子のドレイン電極を介して複数のあるにそれぞれ設けられる複数の透明電極とが配設される。前記ゲート信号線、ソース信号線、スイッチング素子にそれぞれ接続される複数の透明電極とが配設される。前記ゲート信号線、ソース信号線、スイッチング素子にそれぞれ接続される複数の透明絶縁性基板の表面上に配設されるばあい、ちー方の透明絶縁性基板の表面上に配設されるばあい、

該透明絶縁性基板に表示材料を介して対向する透明絶縁 性基板の表面上には、透明導電膜が成膜される。

【0003】前記マトリクス型液晶表示装置は、表示領域にマトリクス状に複数の画素が形成されてなる。前記複数の画素は、前記複数のゲート信号線および前記複数のソース信号線を各画素の境界線としている。

【0004】図2は、従来のマトリクス型液晶表示装置 の等価回路を示す説明図である。図2には、液晶表示装 置のうち、複数のゲート信号線と、複数のソース信号線 10 と、複数のスイッチング素子とが示されている。図2に おいて、2はゲート信号線、3はソース信号線を示す。 ただし、簡略化のために、図2には、液晶表示装置のす べてのゲート信号線およびソース信号線のうち、4本の ゲート信号線 b 1 ~ b 4 および 4 本のソース信号線 a 1 ~a 4のみが示されており、前記4本のゲート信号線b 1~b4および4本のソース信号線a1~a4を互いに 境界線とする16画素が示されている。図2において、 c11~c14, c21~c24, c31~c34*b びc41~c44は、ソース信号線a1~a4およびゲ ート信号線 b 1~b 4の交点にそれぞれ設けられたスイ 20 ッチング素子を示す。該スイッチング素子は、ソース信 号線 a 1~a 4のうちの1つのソース信号線およびゲー ト信号線b1~b4のうちの1つのゲート信号線にそれ ぞれ接続されている。

【0005】前述のような構造を有するマトリクス型液 晶表示装置では、表示領域の大型化に伴い画素の数が増 大する。かかる画素の増大により、数万個~数十万個の スイッチング素子を広い面積に配設することが必要とな り、表示領域内のすべてのスイッチング素子を無欠陥に 30 作成することが困難となる。前記スイッチング素子に欠 陥が生じたばあい、欠陥が生じたスイッチング素子を含 む画素は、正しい表示ができなくなる。したがって、液 晶表示装置における表示欠陥の有無および表示欠陥の発 生位置を調べるために、液晶表示装置を点灯させて表示 検査をする必要がある。かかる表示検査は、表示領域の 大型化に伴ってますます重要となる。従来のマトリクス 型液晶表示装置の表示検査では、実開平4-55535 号公報の第2図に示されるように、ソース信号線および ゲート信号線に、液晶表示装置を駆動させるのに必要な 電圧 (以下、単に「駆動電圧」という) を印加する必要 がある。なお、前記駆動電圧は、前記複数のソース信号 線の端部にそれぞれ形成された端子(以下、単に「ソー ス信号線端子」という)および前記複数のゲート信号線 の端部にそれぞれ形成された端子(以下、単に「ゲート 信号線端子」という)を介して、ソース信号線およびゲ ート信号線に印加される。

【0006】従来のマトリクス型液晶表示装置の表示検査では、ソース信号線に駆動電圧を印加するための電気信号(ソース駆動信号)をソース信号線端子に確実に印50 加するために、金属製の導電性プローブ(図示せず)を

各ソース信号線端子に接触させる。同様に、ゲート信号線に駆動電圧を印加するための電気信号(ゲート駆動信号)をゲート信号線端子に確実に印加するために、金属製の導電性プローブを各ゲート信号線端子に接触させる。

【0007】図3は、従来のマトリクス型液晶表示装置 の一例を示す部分拡大説明図である。図3には、液晶表 示装置のうち、ゲート信号線、ソース信号線、ゲート信 **号線端子およびソース信号線端子が示されている。図3** において、1はゲート信号線端子、2はゲート信号線、 3はソース信号線、4はソース信号線端子を示す。図3 には、液晶表示装置のすべてのゲート信号線およびソー ス信号線のうち、7本のゲート信号線および7本のソー ス信号線のみが示されており、とくに、ゲート信号線2 のゲート信号線端子1側の端部およびソース信号線3の ソース信号線端子4側の端部のみが示されている。した がって、ゲート信号線2とソース信号線3との交点は示 されていない。図3において、ソース信号線端子4に は、符号R、G、Bが順次付されている。符号Rが付さ れたソース信号線端子4は、赤色の表示を行う画素に含 20 まれるスイッチング素子にソース駆動信号を供給するた めのソース信号線に接続されたソース信号線端子であ る。また、符号Gが付されたソース信号線端子4は、緑 色の表示を行う画素に含まれるスイッチング素子にソー ス駆動信号を供給するためのソース信号線に接続された ソース信号線端子である。さらに、符号Bが付されたソ ース信号線端子4は、脊色の表示を行う画素に含まれる スイッチング素子にソース駆動信号を供給するためのソ ース信号線に接続されたソース信号線端子である。

【0008】ゲート信号線2およびソース信号線3を含む液晶表示装置のすべてのゲート信号線およびソース信号線は、液晶表示装置の製造過程において発生する静電気によってスイッチング素子が破壊されることを防ぐために、短絡線18に接続され短絡されている。前記短絡線18は、ゲート信号線2が形成される透明絶縁性基板(図示せず)上に形成される。なお、液晶表示装置の表示検査の際、各ゲート信号線2にゲート駆動信号を印加し、各ソース信号線3にソース駆動信号を印加するために、表示検査の直前に、透明絶縁性基板のうち図中Eで示される部分は削り落とされて短絡線18は除去されて

【0009】図3に示されるように、ゲート信号線2およびソース信号線3はすべて独立して形成されているため、表示検査の際に用いるプローブ(図示せず)は、1本のゲート信号線2またはソース信号線3に対して1つ必要である。すなわち、液晶表示装置に形成されるゲート信号線およびソース信号線の数だけプローブが必要である。

【0010】図2は、スイッチング素子として薄膜トラ なっている時間である。なお、図4においては、ゲートンジスタ(以下、「TFT」という)を用いたアクティ 50 駆動信号がHiになっているときのゲート駆動信号の電

ブマトリクス型液晶表示装置(TFT-LCDアクティブマトリクス)の等価回路を示す説明図である。図2において、ゲート信号線b1~b4は、スイッチング素子c11~c14、c21~c24、c31~c34およびc41~c44のゲート電極にそれぞれ接続されるゲート信号線であり、ソース信号線a1~a4はスイッチング素子c11~c14、c21~c24、c31~c34およびc41~c44のソース電極にそれぞれ接続されるゲート信号線である。

【0011】つぎに、液晶表示装置の表示検査の際に、 液晶表示装置に所望のパターンを表示するために用いら れるゲート駆動信号およびソース駆動信号について説明 する。通常、プローブには複数の駆動用IC(図示せ ず) が接続されている。前記ゲート駆動信号は、ゲート 信号線に接触したプローブを通じて駆動用 I Cからゲー ト信号線に供給される。同様に、ソース駆動信号は、ソ ース信号線に接触したプローブを通じて駆動用ICから ソース信号線に供給される。さらに、ゲート駆動信号は ゲート信号線を介してTFTに印加され、ソース駆動信 号はソース信号線を介してTFTに印加される。ゲート 駆動信号が印加されたTFTはON状態になる。ON状 態になったTFTに該TFTのドレイン電極を介して接 統された透明電極には、ソース駆動信号が供給される。 ON状態になったTFTを含む画素(以下、「選択画 素」という)は、前記ソース駆動信号の電圧の大きさに したがって表示を行う。

【0012】つぎに、前記ゲート駆動信号およびソース 駆動信号について、図4および図2を用いてさらに詳し く説明する。図4は、ゲート駆動信号およびソース駆動 信号のタイミングチャートを示す説明図である。縦軸は 電圧、横軸は時間をそれぞれ示す。わかりやすく説明す るために、図4には、図2に示されるソース信号線 a 1 に接続されるスイッチング素子c11、c12、c13 およびc14に印加されるゲート駆動信号およびソース 駆動信号のみが示されている。図4において、10はソース信号線 a 1に印加されるソース駆動信号、11は、ソース信号線 a 1に接続されるスイッチング素子c1 1、c12、c13およびc14に接続されるゲート信 号線に印加されるゲート駆動信号を示す。

40 【0013】図4においてTg11はスイッチング素子 c 11に印加されるゲート駆動信号がHiになっている時間を表し、Tg12はスイッチング素子 c 12に印加されるゲート駆動信号がHiになっている時間を表し、Tg13はスイッチング素子 c 13に印加されるゲート駆動信号がHiになっている時間を表し、さらに、Tg14はスイッチング素子 c 14に印加されるゲート駆動信号がHiになっている時間を表す。なお、ゲート駆動信号がHiになっている時間が、スイッチング素子がON状態になっている時間である。なお、図4においては、ゲートの駆動信号がHiになっている時間である。なお、図4においては、ゲートの駆動信号がHiになっているトきのゲート駆動信号の質

圧を「bias Hi」と表す。また、Ts11はスイッチング素子c11にソース駆動信号が印加される時間を示し、Ts12はスイッチング素子c12にソース駆動信号が印加される時間を示し、Ts13はスイッチング素子c13にソース駆動信号が印加される時間を示し、Ts14はスイッチング素子c14にソース駆動信号が印加される時間を示す。

5

【0014】各スイッチング素子にソース駆動信号およびソース駆動信号が印加される時間の長さは、駆動用ICによって制御される。図4に示されるように、まずゲートによって制御されると、それぞれ時間Tg11、Tg12において、スイッチング素子c11、c12が順次ON状態になる。スイッチング素子c11、c12などTFTがON状態になったとき、かかるTFTに印加されているソース駆動信号がTFTに接続されている透明電極に供給され、該透明電極を含む選択画素の表示が制御される。なお、時間Tg11はたとえば10~40 μ S程度であり、時間Ts11はたとえば10~30mS程度であり、前記ゲート駆動信号がHiになっているときのゲークト駆動信号の電圧の大きさは、たとえば一30~30V程度である。

【0015】前述のように、各ゲート信号線に、Hiになっているゲート駆動信号を順次印加するとともに、ソース信号線 a 1と同様に、ソース信号線 a 2、a 3 および a 4にもソース駆動信号を繰り返し印加することで、液晶表示装置の表示領域のすべての画素を走査し、該表示領域に画像を表示させる。

[0016]

【発明が解決しようとする課題】表示検査の際、従来の 液晶表示装置は前述のように、すべてのゲート信号線お よびソース信号線にプローブを接触させ、ゲート駆動信 号およびソース駆動信号を印加する必要があるので、ゲ ート信号線およびソース信号線の数だけのプローブを用 意する必要がある。 したがって、 画素の髙精細化に伴い プローブ間の幅が狭くなると、プローブおよびゲート信 号線間、プローブおよびソース信号線間において接触不 良が生じ問題となる。また、画素数の増大に伴ってプロ ーブ数が多くなると、接触不良がさらに生じやすくな り、検査もれという問題が起こる。前記各ゲート信号線 40 どうしの間隔および各ソース信号線どうしの間隔はたと えば50μm以下であり、かかる信号線の各端子すべて にプローブを接触させて導通をうることは困難である。 通常、検査回数を重ねることによってプローブの接触回 数が増えるとプローブ先端部が磨耗し接触不良が生じる が、プローブ数が多ければ多いほどかかる接触不良の発 生頻度が高くなる。

【0017】また、各ゲート信号線どうしは電気的に独立であり、さらに各ソース信号線どうしは電気的に独立であり、すなわち各ゲート信号線どうしおよび各ソース 50

信号線どうしは導通していない。したがって、液晶表示装置を製造する際、TFT、TFTのドレイン電極を介してTFTに接続された透明電極、ゲート信号線およびソース信号線などが形成される透明絶縁性基板、すなわちTFTアレイ基板においては、静電気による絶縁破壊などがひき起こされやすい。スイッチング素子としてTFTなどの非線形素子を用いたばあい、前記静電気によってTFTアレイ基板上のスイッチング素子が破壊される。

【0018】従来の液晶表示装置においては、かかるスイッチング素子の破壊に対する対策として、図3においてEで示される部分に短絡線18を形成して、すべてのゲート信号線およびソース信号線間を短絡している。その結果、すべてのゲート信号線およびソース信号線は常に同電位に保たれ、TFTアレイ基板が静電気にさらされても、スイッチング素子は静電気の影響を受けない。なお、図3に示される短絡線18は、液晶表示装置を点灯させる前に削り落とされる。

【0019】本発明は、表示検査の際に、プローブの接触不良が生じる確率を減少することができ、かつ、表示検査時に用いられるプローブの数を減らすことによってプローブのコスト低下を実現することができる液晶表示装置を提供することを目的とする。

[0020]

【課題を解決するための手段】本発明の液晶表示装置 は、複数のソース信号線のソース信号線端子の外側に、 ソース信号線用の短絡線(以下、単に「ソース短絡線」 という)を3本設け、複数のソース信号線が、該ソース 信号線の色毎に別のソース短絡線を用いて短絡されてな ることを特徴とするものである。なお、前記ソース信号 線の色とは、ソース信号線が、光の3原色である赤色 (R)、緑色(G)および青色(B)のうちどの色の表 示を行う画素に含まれるスイッチング素子に接続されて いるのかを示す。本発明の液晶表示装置は、すべてのソ ース信号線を、ソース信号線の色別に3本のソース短絡 線で短絡させているので、表示検査の際、従来の液晶表 示装置のように、ソース信号線と同一の数のプロープを すべてのソース信号線端子に接触させる必要がなく、前 記3本のソース短絡線の端部にそれぞれ設けられた端子 (以下、単に「ソース短絡線端子」という) に、3本の プローブを接触させて画素の表示を行い、表示検査を行 うことができる。

【0021】本発明の液晶表示装置のように、表示検査の際、ソース信号線の色毎にソース信号線にソース駆動信号を印加する従来の液晶表示装置の一例として、特開平7-5481号公報に示される液晶表示パネルがある。かかる液晶表示パネルにおいては、ソース信号線であるデータ電極の端部に、データ電極の長手方向に対して垂直な方向に沿って3本の直線を設定し、該直線ごとに同じ色のデータ電極が露出されるように選択的に絶録

膜が配設されている。したがって、絶縁膜の配設のためにデータ電極を延長する必要が生じる。一方、本発明の液晶表示装置は、従来の液晶表示装置のTFTアレイ基板よりも外側に、3本のソース短絡線を設けるものである。したがって、ソース信号線を延長する必要がない。

【0022】さらに、本発明の液晶表示装置においては、ソース駆動信号をソース信号線に印加する際、確度の高い金属製の導電性プローブを、ソース短絡線端子にコンタクトさせ、確実にソース駆動信号をソース信号線に印加する。しかし、前述の特開平7-5481号公報に示される液晶表示パネルにおいては、データ電極の長手方向に対して垂直な方向に沿って露出された同じ色のデータ電極に、ショートパーを押しつけてソース駆動信号をソース信号線に印加する。したがって、絶縁膜の厚み、または絶縁膜表面の凹凸により、ショートパーの接触を必要とするデータ電極のうち一部のデータ電極にショートパーがコンタクトしないばあいがあり、一部のデータ電極およびショートパー間に接触不良が生じる。

【0023】また、本発明の液晶表示装置は、TFTアレイ基板において発生する静電気対策として、すべての20ゲート信号線を短絡線(以下、単に「ゲート短絡線」という)に接続し、さらに、該ゲート短絡線を前記ソース短絡線端子に接続し、すべてのゲート信号線およびソー、ス信号線を同電位にしている。前記ゲート短絡線は、従来の液晶表示装置の短絡線と同様に画素の表示を行う前に除去される。さらに、ソース信号線およびソース短絡線端子も、表示検査が終了したのち、TFTアレイ基板のソース信号線およびソース短絡線端子が形成された部分をカットすることにより除去される。したがって、従来のTFTアレイ基板より表面積が大きくなることがな30い。

[0024]

【発明の実施の形態】つぎに、添付図面を参照しつつ本 発明の液晶表示装置についてさらに詳しく説明する。

【0025】実施例1

図1は、本発明の液晶表示装置の一実施例を示す部分拡大説明図である。図1において、図3と同一の部分は、同一の符号を用いて示した。図1には、液晶表示装置のうち、TFTアレイ基板(図示せず)上に形成されたゲート信号線、ソース信号線、ゲート信号線端子およびソース信号線端子が示されている。図1には、液晶表示装置のすべてのゲート信号線およびソース信号線のうち、7本のゲート信号線2および7本のソース信号線3のみが示されており、とくに、ゲート信号線2のゲート信号線3のソース信号線端子1側の端部およびソース信号線3のソース信号線端子1側の端部のみが示されている。したがって、ゲート信号線2とソース信号線3との交点は示されていない

【0026】本実施例における液晶表示装置はマトリクス型液晶表示装置であって、すべてのソース信号線はソ

一ス短絡線を用いて互いに短絡されており、さらにすべてのゲート信号線はゲート短絡線を用いて互いに短絡されている。なお、前記ソース信号線は、該ソース信号線の色毎に別のソース短絡線を用いて短絡されてなる。すなわち、ソース信号線3は色別にそれぞれ3本のソース短絡線6に接続されている。前記ソース短絡線6は金属製の導電線からなる。一方、すべてのゲート信号線2は、図中Cで示される部分に形成されたゲート短絡線7にゲート信号線端子1を介して接続されている。

【0027】また、表示検査を行う際は、各ゲート信号線2が互いに独立になるように、C部を削り落とす。独立になった各ゲート信号線2のゲート信号線端子1にそれぞれプローブを接触させ、ゲート信号線端子1に順次ゲート駆動信号を印加する。さらに、3本のプローブを用いて、ソース信号線3の色毎にソース駆動信号を印加する。該3本のプローブは、赤色の表示を行う画素に含まれるスイッチング素子にソース駆動信号を供給するための赤色用のプローブと、緑色の表示を行う画素に含まれるスイッチング素子にソース駆動信号を供給するための緑色用のプローブと、青色の表示を行う画素に含まれるスイッチング素子にソース駆動信号を供給するための緑色用のプローブとからなる。

【0028】前記ゲート駆動信号およびソース駆動信号は、従来の液晶表示装置の表示検査に用いたゲート駆動信号およびソース駆動信号と同様の電気信号である。ただし、同じ色のソース信号線には、同じソース駆動信号が供給されるので、表示領域に一様のパターンが表示される。したがって、文字の表示、または色階調が他の画素と異なるような表示はできない。しかし、液晶表示装置の表示検査には、R、G、Bおよび白色の4パターンの表示と、かかる表示の輝度を変えたもの(中間調)のみを用いるので問題はない。

【0029】本実施例においては、すべてのソース信号線を、色毎に別のソース短絡線に接続したので、表示検査の際にプローブの接触不良が生じる確率を減少させることができる。

【0030】また、表示検査が終了したのち、ソース短絡線6が形成された図中Dで示される部分を削り落とすことによってソース短絡線6が独立になる。したがって、液晶表示装置に駆動用ICを実装するなど、つぎの工程において何らのプロセス変更なく液晶表示装置の製造に関わる作業が行える。

【0031】実施例2

つぎに、図1を用いて本発明の液晶表示装置の実施例2について説明する。本実施例における液晶表示装置は、前述の実施例1で示される液晶表示装置の3本のソース短絡線6の一端部に、それぞれソース短絡線端子5が接続されてなる。符号Rが付されたソース短絡線端子5は、赤色の表示を行う画素に含まれるスイッチング素子にソース駆動信号を供給するためのソース信号線3に、

ソース短絡線6およびソース信号線端子4を介して接続されている。また、符号Gが付されたソース短絡線端子5は、緑色の表示を行う画素に含まれるスイッチング素子にソース駆動信号を供給するためのソース信号線3に、ソース短絡線6およびソース信号線端子4を介して接続されている。さらに、符号Bが付されたソース短絡線端子5は、青色の表示を行う画素に含まれるスイッチング素子にソース駆動信号を供給するためのソース信号線3に、ソース短絡線6およびソース信号線端子4を介して接続されている。

【0032】また、表示検査を行う際は、前記ソース短絡線端子5とゲート短絡線7とが独立になるとともに、各ゲート信号線2が互いに独立になるように、C部を削り落とす。独立になった各ゲート信号線2のゲート信号線端子1にそれぞれプローブを接触させ、ゲート信号線端子1に順次ゲート駆動信号を印加する。さらに、3本のソース短絡線端子5には、ソース信号線3の色毎にソース駆動信号を印加するために、赤色用のプローブを符号Rが付されたソース短絡線端子5に接触させ、緑色用のプローブを符号Bが付されたソース短絡線端子5に接触させる。

【0033】本実施例においては、3本のソース短絡線6の端部にそれぞれ<u>ソース短絡線端子5を設けたので</u>、表示検査を行う際に、確実にソース駆動信号をソース信号線に印加することができる。

【0034】実施例3

つぎに、図1を用いて本発明の液晶表示装置の実施例2について説明する。本実施例における液晶表示装置は、前述の実施例1で示される液晶表示装置のゲート短絡線2が、図中Aで示される部分においてソース短絡線端子5に接続されている。すなわち、ゲート短絡線7はソース短絡線6に接続されている。

【0035】したがって、本実施例における液晶表示装置のゲート短絡線およびソース短絡線は、従来の液晶表示装置の短絡線と大きく異なることなく、ソース短絡線端子を付加するだけで従来の液晶表示装置の短絡線と同等の働きをする。その結果、液晶表示装置の製造過程において、TFTアレイ基板に発生した静電気により、TFTアレイ基板上に形成されたTFTが破壊されることを防止できる。

【0036】また、表示検査を行う際は、各ゲート信号線2が互いに独立になるように、A部を含むC部を削り落とす。独立になった各ゲート信号線2のゲート信号線端子1にそれぞれプローブを接触させ、ゲート信号線端子1に順次ゲート駆動信号を印加する。さらに、3本のプローブを用いて、ソース信号線3の色毎にソース駆動信号を印加する。

【0037】通常、液晶表示装置は、TFTアレイ基板 透明電極は、酸化スズの膜またはITO (indium tin o と、該TFTアレイ基板に対向する対向基板とのあいだ 50 xide) の膜からなることが好ましく、プラズマCDV法

に、液晶など表示材料を挟持させた構造となっている。 したがって、他のソース信号線と比べて電位が異なるソ ース信号線、または他のゲート信号線と比べて電位が異 なるゲート信号線が存在した状態で液晶表示装置を放置 しておくと、前記ソース信号線またはゲート信号線に沿 って液晶が分極し、もしくはTFTを構成する薄膜に電 荷がトラップされる。その結果、かかるソース信号線ま たはゲート信号線に沿った画素が、輝線または暗線とな る。

10 【0038】本実施例においては、表示検査を行う際に ゲート短絡線7およびソース短絡線6間を独立にさせ る、すなわちソース短絡線端子5を除去する。しかし、 各ソース信号線は色毎に短絡されたままである。したが って、色毎に各ソース信号線を互いに同じ電位にするこ とができ、液晶が分極することや、TFTを構成する薄 膜に電荷がトラップされることを防止できる。

【0039】なお、図1のD部は、各ソース信号線が互いに独立であることが必要となったとき、すなわち、各ソース信号線に互いに異なるソース駆動信号を印加することが必要となったときに削り落とされる。

【0040】前述の実施例1~3において、透明絶縁性 基板としては、ガラス基板または石英基板を用いること が好ましく、厚さ0.5~1mm程度のガラス基板を用 いることが衝撃に強く、かつ所望の熱処理を実施しうる 点で最も好ましい。ゲート信号線は、アルミニウムの 膜、クロムの膜またはアルミニウムおよびクロムの合金 の膜からなることが好ましく、スパッタ法で成膜された 厚さ400nm程度のクロムの膜からなることが製造過 程における耐熱性および耐薬品性がよい点で最も好まし 30 い。ソース信号線は、クロムの膜、クロムおよびアルミ ニウムが積層されてなる膜またはクロムおよびアルミニ ウムの合金の膜からなることが好ましく、スパッタ法で 形成された厚さ100nm程度のクロムおよび厚さ30 Onm程度のアルミニウムの膜からなることが電気抵抗 が小さい点で最も好ましい。ゲート信号線およびソース 信号線間に形成される絶縁膜は、酸化シリコンの膜また は窒化シリコンの膜からなることが好ましく、プラズマ CVD法で形成された厚さ400nm程度の窒化シリコ ンの膜からなることが絶縁性がよく、かつ加工成形が行 40 いやすい点で最も好ましい。スイッチング素子として は、正スタガ型TFTまたは逆スタガ型TFTを用いう る。前記スイッチング素子のドレイン電極は、クロムの 膜、クロムおよびアルミニウムが積層されてなる膜また はクロムおよびアルミニウムの合金の膜からなることが 好ましく、スパッタ法で形成された厚さ100mm程度 のクロムおよび厚さ300nm程度のアルミニウムの膜 からなることが電気抵抗が小さい点で最も好ましい。前 記ドレイン電極を介してスイッチング素子に接続される 透明電極は、酸化スズの膜または I TO (indium tin o 11

で形成された厚さ100mm程度のITOの膜からなる ことが容易に所望の形状に加工しうる点で最も好まし い。ソース短絡線およびゲート短絡線は、成膜工程の簡 便さから、それぞれソース信号線またはゲート信号線と 同じ膜を使用して形成されることが望ましい。

[0041]

【発明の効果】本発明は、表示検査の際に、ソース信号・ 線の色毎に別のソース短絡線を設けることにより、従来 の液晶表示装置の表示検査に用いられているプローブ を、構造を変化させることなく使用する数を少なくして 10 2 ゲート信号線 用いることができる。その結果、プローブの接触不良が 生じる確率を減少させることができる。さらに、ソース 信号線の色毎に別のソース短絡線を設けることにより、 各ソース信号線を同じ電位にしておくことができる。

【図面の簡単な説明】

【図1】本発明の液晶表示装置の一実施の形態を示す部

分拡大説明図である。

【図2】従来のマトリクス型液晶表示装置の等価回路を 示す説明図である。

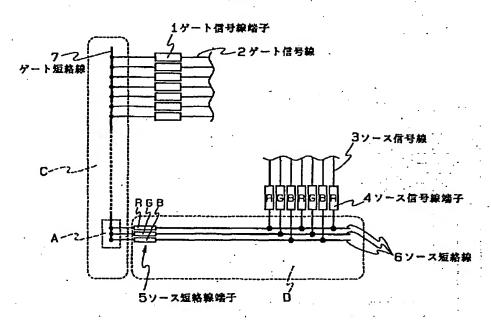
【図3】従来のマトリクス型液晶表示装置の一例を示す 部分拡大説明図である。

【図4】ゲート駆動信号およびソース駆動信号のタイミ ングチャートを示す説明図である。

【符号の説明】

- 1 ゲート信号線端子
- - 3 ソース信号線
 - 4 ソース信号線端子
 - 5 ソース短絡線端子
 - 6 ソース短絡線
 - ゲート短絡線

【図1】



【図2】

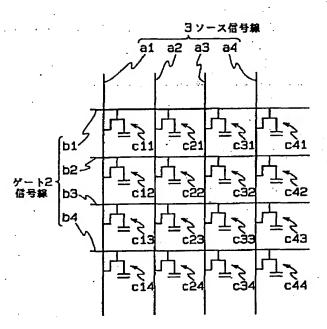
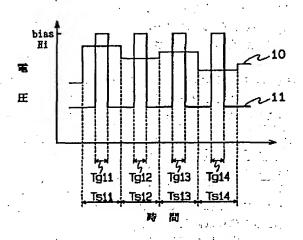


図41



【図3】

